

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-010121

(43)Date of publication of application : 14.01.2000

(51)Int.Cl.

G02F 1/136
H01L 29/786
H01L 21/336

(21)Application number : 10-176243

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 23.06.1998

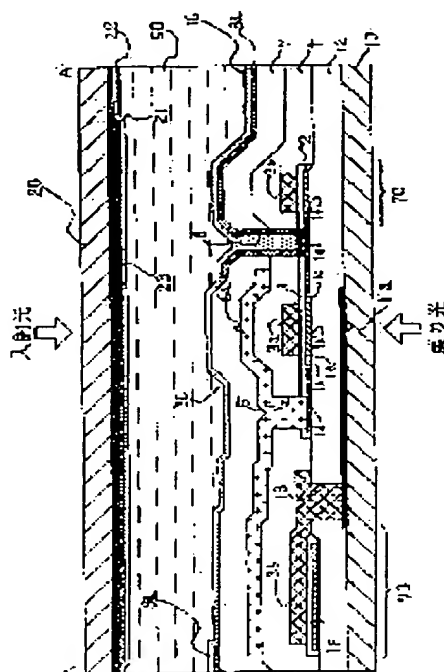
(72)Inventor : MURAIDE MASAO

(54) LIQUID CRYSTAL DEVICE AND PROJECTION TYPE DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To enhance a light shielding capability and to enable high-quality image display at a high contrast ratio while suppressing the degradation in a non-defective rate accompanying the light shielding and the reliability of the device and the occurrence of the disclination of liquid crystals with a liquid crystal device of a type provided with light shielding films on the lower side of TFTs for pixel switching.

SOLUTION: The liquid crystal display has a liquid crystal layer 50 held between a pair of substrates and pixel electrodes 9a disposed in a matrix form at a TFT array substrate 10. The light shielding films 11a which consist of a high melting metal and are parted to plural island-shaped portions are respectively formed on the lower side of the TFTs 30 of pixels. The respective island-shaped portions are electrically connected via contact holes 13 to capacitance lines 3b.



BEST AVAILABLE COPY

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-10121

(P2000-10121A)

(43) 公開日 平成12年1月14日 (2000.1.14)

(51) Int.Cl.⁷

識別記号

F I

テマコード (参考)

G 0 2 F 1/136

5 0 0

G 0 2 F 1/136

5 0 0

2 H 0 9 2

H 0 1 L 29/786

H 0 1 L 29/78

6 1 2 Z

21/336

6 1 9 B

審査請求 未請求 請求項の数13 O L (全 21 頁)

(21) 出願番号

特願平10-176243

(22) 出願日

平成10年6月23日 (1998.6.23)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 村出 正夫

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(74) 代理人 100093388

弁理士 鈴木 喜三郎 (外2名)

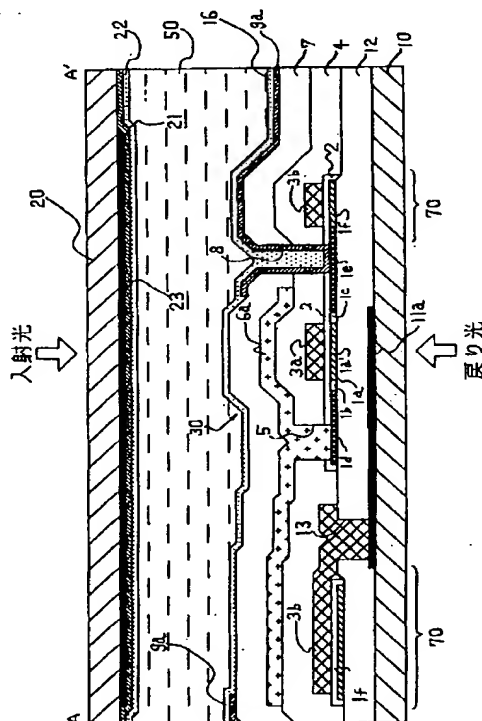
最終頁に続く

(54) 【発明の名称】 液晶装置及び投射型表示装置

(57) 【要約】

【課題】 画素スイッチング用TFTの下側に遮光膜を設けた形式の液晶装置において、遮光能力を高め、しかも遮光に伴う良品率や装置信頼性の低下及び液晶のディスクリネーションの発生を抑制しつつ、高いコントラスト比で高品質の画像表示を可能にする。

【解決手段】 液晶装置は、一対の基板間に挟持された液晶層 (50) と、TFTアレイ基板 (10) にマトリクス状に設けられた画素電極 (9a) とを備える。高融点金属からなると共に複数の島状部分に分断された遮光膜 (11a) が、画素のTFT (30) の下側に夫々形成されており、各島状部分は、定電位とされる容量線 (3b) にコンタクトホール (13) を介して電氣的接続される。



【特許請求の範囲】

【請求項 1】 一対の基板間に液晶が挟持されてなり、
該一対の基板の一方の基板上には、

マトリクス状に配置された複数の画素電極と、

該複数の画素電極を夫々駆動する複数の薄膜トランジスタと、

該複数の薄膜トランジスタに夫々接続されており相交差する複数のデータ線及び複数の走査線と、

前記複数の画素電極に対し蓄積容量を夫々付与するために形成された容量線と、

複数の島状部分に分断されており、該複数の島状部分が前記複数の薄膜トランジスタの少なくともチャネル領域を前記一方の基板の側から見て一画素毎に夫々覆う位置に設けられていると共に前記容量線に夫々電気的接続された導電性の遮光膜と、

該遮光膜と前記薄膜トランジスタとの間に介在する第 1 層間絶縁膜とを備えたことを特徴とする液晶装置。

【請求項 2】 前記容量線と前記遮光膜との間には、前記第 1 層間絶縁膜が介在しており、

前記容量線と前記複数の島状部分とは、前記第 1 層間絶縁膜に前記一画素毎に開孔されたコンタクトホールを介して夫々相互に電気的接続されたことを特徴とする請求項 1 に記載の液晶装置。

【請求項 3】 前記コンタクトホールは、平面的に見てデータ線に重なる位置に形成されていることを特徴とする請求項 2 に記載の液晶装置。

【請求項 4】 前記コンタクトホールは、前記一方の基板に平行な平面形状が円形であることを特徴とする請求項 2 又は 3 に記載の液晶装置。

【請求項 5】 前記複数の島状部分は、前記複数のデータ線に沿って夫々伸びており、一端部で前記チャネル領域を夫々覆うと共に他端部に前記コンタクトホールが夫々開孔されていることを特徴とする請求項 2 から 4 のいずれか一項に記載の液晶装置。

【請求項 6】 前記複数の島状部分は夫々、前記チャネル領域を覆う位置を除き、前記走査線に対向する位置には形成されていないことを特徴とする請求項 1 から 5 のいずれか一項に記載の液晶装置。

【請求項 7】 前記容量線は、定電位源に接続されていることを特徴とする請求項 1 から 6 のいずれか一項に記載の液晶装置。

【請求項 8】 前記定電位源は、当該液晶装置を駆動するための周辺回路に供給される定電位源であることを特徴とする請求項 7 に記載の液晶装置。

【請求項 9】 前記一対の基板の他方の基板に対向電極が形成されており、

前記定電位源は、該対向電極に供給される定電位源であることを特徴とする請求項 7 に記載の液晶装置。

【請求項 10】 前記複数の島状部分は夫々、隣接する段の前記容量線に電気的接続されることを特徴とする請

求項 1 から 9 のいずれか一項に記載の液晶装置。

【請求項 11】 前記複数の島状部分は夫々、自段の前記容量線に電気的接続されることを特徴とする請求項 1 から 9 のいずれか一項に記載の液晶装置。

【請求項 12】 前記遮光膜は、Ti、Cr、W、Ta、Mo 及び Pd のうちの少なくとも一つを含むことを特徴とする請求項 1 から 11 のいずれか一項に記載の液晶装置。

【請求項 13】 光源と、該光源から出射される光が入射されて画像情報に対応した変調を施す液晶ライトバルブと、該液晶ライトバルブにより変調された光を投射する投射手段とを有する投射型表示装置において、前記液晶ライトバルブは、光の入射側に配置された第 1 基板及び出射側に配置された第 2 基板との間に液晶が挟持された液晶装置と、前記第 1 基板の外側に配置された第 1 偏光手段と、前記第 2 基板の外側に配置された第 2 偏光手段とを有し、

前記第 2 基板上には、マトリクス状に配置された複数の画素電極と、

該複数の画素電極を夫々駆動する複数の薄膜トランジスタと、

該複数の薄膜トランジスタに夫々接続されており相交差する複数のデータ線及び複数の走査線と、

前記複数の画素電極に対し蓄積容量を夫々付与するために形成された容量線と、

複数の島状部分に分断されており、該複数の島状部分が前記複数の薄膜トランジスタの少なくともチャネル領域を前記一方の基板の側から見て一画素毎に夫々覆う位置に設けられていると共に前記容量線に夫々電気的接続された導電性の遮光膜と、

該遮光膜と前記薄膜トランジスタとの間に介在する第 1 層間絶縁膜とを備えたことを特徴とする投射型表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄膜トランジスタ（以下適宜、TFT と称する）駆動によるアクティブマトリクス駆動方式の液晶装置の技術分野に属し、特に、液晶プロジェクタ等に用いられる、TFT の下側に遮光膜を設けた形式の液晶装置の技術分野に属する。

【0002】

【従来の技術】従来、この種の液晶装置が液晶プロジェクタ等にライトバルブとして用いられる場合には一般に、液晶層を挟んで TFT アレイ基板に対向配置される対向基板の側から投射光が入射される。ここで、投射光が TFT の a-Si（アモルファスシリコン）膜や p-Si（ポリシリコン）膜から構成されたチャネル形成用の領域に入射すると、この領域において光電変換効果により光電流が発生してしまい、TFT のトランジスタ特性が劣化する。このため、対向基板には、各 TFT に夫

々対向する位置に、Cr（クロム）などの金属材料や樹脂ブラックなどからブラックマトリクス或いはブラックマスクと呼ばれる遮光膜が形成されるのが一般的である。この遮光膜は、各画素の開口領域（即ち、投射光が透過する領域）を規定することにより、TFTのp-Si層に対する遮光の他に、コントラストの向上、色材の混色防止などの機能を果たしている。

【0003】この種の液晶装置においては、特にトップゲート構造（即ち、TFTアレイ基板上においてゲート電極がチャンネルの上側に設けられた構造）を採る正スタガ型又はコプラナー型のa-Si又はp-SiTFTを用いる場合には、投射光の一部が液晶プロジェクト内の投射光学系により戻り光として、TFTアレイ基板の側からTFTのチャンネルに入射するのを防ぐ必要がある。同様に、投射光が通過する際のTFTアレイ基板の表面からの反射光や、更にカラー用に複数の液晶装置を組み合わせる場合の他の液晶装置から出射した後に投射光学系を突き抜けてくる投射光の一部が、戻り光としてTFTアレイ基板の側からTFTのチャンネルに入射するのを防ぐ必要もある。このために、特開平9-127497号公報、特公平3-52611号公報、特開平3-125123号公報、特開平8-171101号公報等では、石英基板等からなるTFTアレイ基板上においてTFTに対向する位置（即ち、TFTの下側）にも、例えば不透明な高融点金属から遮光膜を形成した液晶装置を提案している。

【0004】このようにTFTの下側に遮光膜を設ける第1方式としては、複数の島状部分に分断された遮光膜を、一画素毎に各TFTの下側に敷く方式がある。この場合、遮光膜の各島状部分は、各配線や素子から電気的に絶縁されており、その電位は浮遊電位となる。この第1方式によれば、当該液晶装置を製造する際に、比較的簡単にTFTの下側に遮光膜を設けるプロセスを行える等の利点がある。

【0005】また、このようにTFTの下側に遮光膜を設ける第2方式としては、各TFTの下側を通すように且つ画面表示領域の全域に走査線、容量線及びデータ線等の配線に沿ってその下方に格子状に或いは縞状に遮光膜を張り巡らして、画面表示領域から外れた基板の縁部にまで該遮光膜を延設して定電位源に接続する方式がある。この第2方式によれば、遮光膜の電位は、接地電位等の定電位とされるので、遮光膜の電位の変動によってTFTの特性が劣化する事態を未然に防ぎ、比較的高品位の画像表示が可能となるという利点がある。

【0006】

【発明が解決しようとする課題】液晶装置においては、画質の向上と共に良品率或いは装置信頼性の向上という一般的要請が強く、近年、所謂XGA、SXGA等の機種種の如く駆動周波数は非常に高くされて来ており、画素の微細化も推進されている。

【0007】このような情勢下では、TFTの特性を劣化させないためにTFTの下側には何らかの方式で遮光膜を配置する必要性が極めて高い。

【0008】しかしながら、前述した第1方式では、遮光膜の電位（浮遊電位）の変動によって層間絶縁膜を介してその真上に形成されたTFTの特性劣化という欠点があるため、基本的に高品位の画像表示用には適していない。

【0009】他方、前述した第2方式では、遮光膜を形成するWSi等の高融点金属と、ガラス基板や石英基板或いは、層間絶縁膜との物性の違いにより、遮光膜と該遮光膜と共に積層構造をなす基板や他の膜との間でストレス（応力）が発生し易く、遮光膜における膜剥がれや膜変形或いはクラックなどの欠陥が起こったり、更に製品化後には遮光膜自身のストレスによりTFTの特性の劣化が生じることが本発明者の研究により判明している。これらの結果、第2方式によれば、良品率が悪く且つ装置信頼性も低く、更に表示画像上で高いコントラスト比が得られないという問題点がある。

【0010】また、前述した第2方式によれば、格子状やストライプ状に遮光膜が設けられているので、遮光膜が形成される領域は比較的大きい。即ち、遮光膜が他の走査線、データ線、層間絶縁膜等と共に積層されており他の領域に対する段差が大きい領域が広がってしまう。或いは、限られた基板の領域内で、遮光膜の存在に起因する段差を画素部の開口領域から離すことが困難となる。この結果、段差により液晶のディスクリネーション（配向不良）が発生する箇所を画素部の開口領域から離すためには、当該開口領域を狭くせねばならないが、これでは画面が暗くなってしまう。或いは、開口領域を狭くしないのであれば、液晶のディスクリネーションが表示画像に悪影響を及ぼしてしまうという問題点もある。

【0011】更に、前述した第2方式によれば、遮光膜を配線として、層間絶縁膜を介してデータ線下や走査線下に張り巡らすので、遮光膜とデータ線や走査線とのカップリング容量により、遮光膜は電位揺れを起こしてしまう。そして、この電位揺れにより、層間絶縁膜を介して当該遮光膜上に形成されたTFTにおける特性劣化が引き起こされてしまうという問題点もある。

【0012】更にまた、前述した第2方式によれば、遮光膜を配線として層間絶縁膜を介して容量線下に張り巡らすので、製造プロセス中に遮光膜上に意図しない突起等が形成された場合などに半導体層上のゲート絶縁膜が突き破れる等して半導体層と容量線とがショートしてしまい、当該液晶装置が不良品化することもあるという問題点もある。

【0013】本発明は上述した問題点に鑑みなされたものであり、薄膜トランジスタに対する遮光能力が高く、しかも遮光に伴う良品率や信頼性の低下及び液晶のディ

スクリーネーションの発生が抑制されており、高いコントラスト比で高品質の画像表示が可能な液晶装置を提供することを課題とする。

【0014】

【課題を解決するための手段】本発明の液晶装置は上記課題を解決するために、一对の基板間に液晶が挟持されてなり、該一对の基板の一方の基板上には、マトリクス状に配置された複数の画素電極と、該複数の画素電極を夫々駆動する複数の薄膜トランジスタと、該複数の薄膜トランジスタに夫々接続されており相交差する複数のデータ線及び複数の走査線と、前記複数の画素電極に対し蓄積容量を夫々付与するために形成された容量線と、複数の島状部分に分断されており、該複数の島状部分が前記複数の薄膜トランジスタの少なくともチャンネル領域を前記一方の基板の側から見て一画素毎に夫々覆う位置に設けられていると共に前記容量線に夫々電気的接続された導電性の遮光膜と、該遮光膜と前記薄膜トランジスタとの間に介在する第1層間絶縁膜とを備える。

【0015】本発明の液晶装置によれば、導電性の遮光膜は、複数の島状部分に分断されている。従って、格子状やストライプ状に設けられた遮光膜の場合と比較して、一体として形成される部分の面積が遥かに小さいため、前述した従来例の如く遮光膜とその隣接膜との間の物性の相違により遮光膜に発生するストレスを大幅に緩和できる。このため、遮光膜等における膜剥がれや膜変形或いはクラックの発生防止が図られると共に、遮光膜自身のストレスにより薄膜トランジスタの特性が劣化する事態を未然に防ぐことが出来る。

【0016】同時に、島状に遮光膜が設けられているので、格子状やストライプ状に遮光膜が設けられている場合と比較して、遮光膜が形成される領域は狭い。即ち、遮光膜が他の走査線、データ線、第1層間絶縁膜等と共に積層されており他の領域に対する段差が大きい領域を狭くできる。或いは、遮光膜の存在に起因する段差を画素部の開口領域から離すことが可能となり、この結果、段差により液晶のディスクリネーションが発生する箇所を画素部の開口領域から離すようにする（即ち、液晶のディスクリネーションが表示画像に及ぼす悪影響を低減する）ことも可能となる。

【0017】そして、複数の島状部分は、複数の薄膜トランジスタの少なくともチャンネル領域を一方の基板の側から見て一画素毎に夫々覆う位置に設けられる。従って、薄膜トランジスタのチャンネル領域は、一方の基板の側から入射される戻り光等については、遮光膜により遮光されており、薄膜トランジスタの戻り光等による特性劣化を防止できる。

【0018】そして更に、複数の島状部分は、容量線に夫々電気的接続されている。このため、遮光膜の複数の島状部分は、定電位源に接続された容量線を介して定電位とされるか、或いは、少なくとも容量線の容量に応じ

て電位変動が抑えられる。

【0019】これらに加えて、遮光膜と容量線とをできるだけ重ならないようにレイアウトすることで、仮に、製造プロセスにおいて遮光膜上に意図しない突起等が形成された場合などに遮光膜上に形成された半導体層がその突起の影響を受けてゲート絶縁膜を突き破って容量線とショートすることがないようにする。これにより、当該液晶装置の工程歩留まりの低下を招くことがないので有利である。

10 【0020】本発明の液晶装置の一の態様では、前記容量線と前記遮光膜との間には、前記第1層間絶縁膜が介在しており、前記容量線と前記複数の島状部分とは、前記第1層間絶縁膜に前記一画素毎に開孔されたコンタクトホールを介して夫々相互に電気的接続される。

【0021】この態様によれば、容量線と複数の島状部分とは、第1層間絶縁膜に一画素毎に開孔されたコンタクトホールを介して接続されているので、確実に且つ信頼性の高い電気的接続状態を両者間に実現できる。

20 【0022】このコンタクトホールが開孔された態様では、前記コンタクトホールは、平面的に見てデータ線に重なる位置に形成されているように構成してもよい。

【0023】このように構成すれば、コンタクトホールは、データ線の下に開孔されており、即ち、コンタクトホールは、画素部の開口領域から外れており、しかも薄膜トランジスタや該薄膜トランジスタの半導体膜から延設された蓄積容量の一方の電極が形成されていない第1層間絶縁膜の部分に設けられているので、画素領域の有効利用を図れる。

30 【0024】これらのコンタクトホールが開孔された各態様では、前記コンタクトホールは、前記一方の基板に平行な平面形状が、例えば、真円形や楕円形などの円形であるように構成してもよい。

【0025】このように構成すれば、コンタクトホールを開孔するためにウェットエッチング工程を製造プロセスに用いる場合に、遮光膜とその隣接膜（即ち、第1層間絶縁膜等）との界面にエッチング溶液が侵入してクラックを発生させる可能性を低減できる。即ち、平面形状が四角等であるコンタクトホールを開孔しようとすれば、角部分に特にエッチング溶液が侵入し易く且つ応力集中も起き易いので、この角部分でクラックが生じ易くなるのである。

【0026】これらのコンタクトホールが開孔された各態様では更に、前記複数の島状部分は、前記複数のデータ線に沿って夫々伸びており、一端部で前記チャンネル領域を夫々覆うと共に他端部に前記コンタクトホールが夫々開孔されているように構成してもよい。

50 【0027】このように構成すれば、どれだけ他端部の先端に近づけてコンタクトホールを開孔するかに応じて、製造プロセス中に遮光膜にかかるストレスが緩和されるので、より効果的にクラックを防止し、歩留まりを

向上させることが可能となる。

【0028】本発明の液晶装置の他の態様では、前記複数の島状部分は夫々、前記チャネル領域を覆う位置を除き、前記走査線に対向する位置には形成されていない。

【0029】この態様によれば、各島状部分と各走査線との間の容量カップリングが実践上殆ど又は全く生じないので、走査線における電位変動により、遮光膜における電位揺れが発生することはなく、第1層間絶縁膜を介して遮光膜上にある薄膜トランジスタの特性がこの電位揺れにより劣化することを防止できる。更に、仮に第1層間絶縁膜のうち遮光膜上にある箇所が破れる等の欠陥があっても、遮光膜上にない走査線がこの破線箇所を介して遮光膜にショートすることではなく、当該液晶装置は不良品とならないで済むので有利である。

【0030】本発明の液晶装置の他の態様では、前記容量線は、定電位源に接続されている。

【0031】この態様によれば、遮光膜は容量線を介して定電位源に接続されるので、遮光膜は定電位とされる。従って、遮光膜に対向配置される薄膜トランジスタに対し遮光膜の電位変動が悪影響を及ぼすことはない。そして、容量線も定電位とされるので、蓄積容量電極として良好に機能し得る。この場合、定電位源の定電位としては、例えば接地電位に等しくてもよい。

【0032】この態様では、前記定電位源は、当該液晶装置を駆動するための周辺回路に供給される定電位源であるように構成してもよい。

【0033】このように構成すれば、定電位源は、走査線駆動回路、データ線駆動回路などの周辺回路に供給される、負電源、正電源等の定電位源であるので、特別な電位配線や外部入力端子を設ける必要なく、遮光膜及び容量線を定電位にできる。

【0034】或いは、前記一对の基板の他方の基板に対向電極が形成されており、前記定電位源は、該対向電極に供給される定電位源であるように構成してもよい。

【0035】このように構成すれば、定電位源は、対向電極に供給される、負電源、正電源等の定電位源であるので、特別な電位配線や外部入力端子を設ける必要なく、遮光膜及び容量線を定電位にできる。

【0036】本発明の液晶装置の他の態様では、前記複数の島状部分は夫々、隣接する段（即ち、前段又は次段）の前記容量線に電気的接続される。

【0037】このように構成すれば、遮光膜の複数の島状部分が夫々、自段の容量線に電気的接続される場合と比較して、遮光膜を形成する領域をより狭くすることが可能となり、更に、画素部の開口領域の縁に沿ってデータ線に重ねて薄膜トランジスタ、容量線及び遮光膜が形成される領域の他の領域に対する段差が少なくて済む。ここに、次段の容量線とは、当該島状部分上にチャネル領域が位置する薄膜トランジスタに接続された画素電極に蓄積容量を付与する容量線に対して次段の薄膜トラン

ジスタに接続された画素電極に蓄積容量を付与する容量線であることを意味する。また、自段の容量線とは、当該島状部分上にチャネル領域が位置する薄膜トランジスタに対し蓄積容量を付与する容量線を意味する。このようにして段差が少ないと、当該段差に応じて引き起こされる液晶のディスクリネーションを更に低減できる。

【0038】本発明の液晶装置の他の態様では、前記複数の島状部分は夫々、自段の前記容量線に電気的接続される。

【0039】このように構成すれば、遮光膜を形成する領域が比較的広くなり更に、データ線に重ねて薄膜トランジスタ、容量線及び遮光膜が形成される領域の他の領域に対する段差は大きくなるが、コンタクトホール等により比較的容易に容量線と各島状部分とを電気的接続することが出来る。

【0040】本発明の液晶装置の他の態様では、前記遮光膜は、Ti、Cr、W、Ta、Mo及びPdのうちの少なくとも一つを含む。

【0041】この態様によれば、遮光膜は、不透明な高融点金属であるTi、Cr、W、Ta、Mo及びPdのうちの少なくとも一つを含む、例えば、金属単体、合金、金属シリサイド等から構成されるため、TFTアレイ基板上の遮光膜形成工程の後に行われるTFT形成工程における高温処理により、遮光膜が破壊されたり溶融しないようにできる。

【0042】本発明は、光源と、該光源から出射される光が入射されて画像情報に対応した変調を施す液晶ライトバルブと、該液晶ライトバルブにより変調された光を投射する投射手段とを有する投射型表示装置において、前記液晶ライトバルブは、光の入射側に配置された第1基板及び出射側に配置された第2基板との間に液晶が挟持された液晶装置と、前記第1基板の外側に配置された第1偏光手段と、前記第2基板の外側に配置された第2偏光手段とを有し、前記第2基板上には、マトリクス状に配置された複数の画素電極と、該複数の画素電極を夫々駆動する複数の薄膜トランジスタと、該複数の薄膜トランジスタに夫々接続されており相交差する複数のデータ線及び複数の走査線と、前記複数の画素電極に対し蓄積容量を夫々付与するために形成された容量線と、複数の島状部分に分断されており、該複数の島状部分が前記複数の薄膜トランジスタの少なくともチャネル領域を前記一方の基板の側から見て一画素毎に夫々覆う位置に設けられていると共に前記容量線に夫々電気的接続された導電性の遮光膜と、該遮光膜と前記薄膜トランジスタとの間に介在する第1層間絶縁膜とを備えたことを特徴とする。

【0043】この態様によれば、第2基板と薄膜トランジスタとの間に遮光膜を形成することにより、戻り光によるリーク電流を防ぐことができる。また戻り光による液晶装置への影響を防ぐことができるため、従来のよう

に反射防止膜付き偏光手段を液晶装置に貼りつけなくても良い。したがって第2返送手段を液晶装置に貼り付けることなく、離間形成が可能であるため、液晶装置の温度上昇を防止することができる。

【0044】本発明のこのような作用及び他の利得は次に説明する実施の形態から明らかにする。

【0045】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて説明する。

【0046】（液晶装置の第1実施形態の構成及び動作）本発明による液晶装置の第1実施形態の構成及び動作について、図1から図4を参照して説明する。図1は、液晶装置の画面表示領域を構成するマトリクス状に形成された複数の画素における各種素子、配線等の等価回路である。図2は、データ線、走査線、画素電極、遮光膜等が形成されたTFTアレイベースの相隣接する複数の画素群の平面図であり、図3は、図2のA-A'断面図である。図4は、TFTアレイベース上の画素部及び周辺回路の具体的な構成を示すブロック図である。尚、図3においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。

【0047】図1において、本実施の形態による液晶装置の画面表示領域を構成するマトリクス状に形成された複数の画素は、画素電極9aを制御するためのTFT30がマトリクス状に複数形成されており、画像信号が供給されるデータ線6aが当該TFT30のソースに電気的に接続されている。データ線6aに書き込む画像信号S1、S2、…、Snは、この順に線順次に供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにしても良い。また、TFT30のゲートに走査線3aが電気的に接続されており、所定のタイミングで、走査線3aにパルス的に走査信号G1、G2、…、Gmを、この順に線順次で印加するように構成されている。画素電極9aは、TFT30のドレインに電気的に接続されており、スイッチング素子であるTFT30を一定期間だけそのスイッチを閉じることにより、データ線6aから供給される画像信号S1、S2、…、Snを所定のタイミングで書き込む。画素電極9aを介して液晶に書き込まれた所定レベルの画像信号S1、S2、…、Snは、対向基板（後述する）に形成された対向電極（後述する）との間で一定期間保持される。液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能にする。ノーマリーホワイトモードであれば、印加された電圧に応じて入射光がこの液晶部分を通過不可能とされ、ノーマリーブラックモードであれば、印加された電圧に応じて入射光がこの液晶部分を通過可能とされ、全体として液晶装置からは画像信号に応じたコントラストを持つ光が射出する。ここで、保持された

画像信号がリークするのを防ぐために、画素電極9aと対向電極との間に形成される液晶容量と並列に蓄積容量70を付加する。例えば、画素電極9aの電圧は、ソース電圧が印加された時間よりも3桁も長い時間だけ蓄積容量70により保持される。これにより、保持特性は更に改善され、コントラスト比の高い液晶装置が実現できる。

【0048】図2において、液晶装置のTFTアレイベース上には、マトリクス状に複数の透明な画素電極9a

（点線部9a'により輪郭が示されている）が設けられており、画素電極9aの縦横の境界に各々沿ってデータ線6a、走査線3a及び容量線3bが設けられている。データ線6aは、コンタクトホール5を介してポリシリコン膜等からなる半導体層1aのうち後述のソース領域に電気的に接続されており、画素電極9aは、コンタクトホール8を介して半導体層1aのうち後述のドレイン領域に電気的に接続されている。また、半導体層1aのうちチャネル領域（図中右下りの斜線の領域）に対向するように走査線3aが配置されており、走査線3aはゲート電極として機能する。

【0049】容量線3bは、走査線3aに沿ってほぼ直線状に伸びる本線部と、データ線6aと交差する箇所からデータ線6aに沿って前段側（図中、上向き）に突出した突出部とを有する。

【0050】そして、図中右上がりの斜線で示した領域には、複数の島状部分からなる第1遮光膜11aが設けられている。より具体的には、第1遮光膜11aは、複数の島状部分に分断されており、これらの島状部分が、半導体層1aのチャネル領域を含むTFT30をTFTアレイベース側から見て、一画素毎に夫々覆う位置に設けられている。更に、遮光膜11aの各島状部分は、各データ線6aに沿って（図中、上下方向に）夫々伸びており、一端部（図中、上側の端部）でTFT30のチャネル領域を夫々覆うと共に、他端部（図中、下側の端部）は、データ線6a下において相隣接する前段あるいは後段の画素における容量線3bの上向きの突出部の先端と重ねられており、この重なった箇所に、第1遮光膜11aと相隣接する前段あるいは後段の画素の容量線3bとを相互に電気的に接続するコンタクトホール13が設けられている。即ち、本実施の形態では、第1遮光膜11aの各段における各島状部分は、コンタクトホール13により相隣接する前段あるいは後段の画素の容量線3bに電気的に接続されている。

【0051】次に図3の断面図に示すように、液晶装置は、透明な一方の基板の一例を構成するTFTアレイベース10と、これに対向配置される透明な他方の基板の一例を構成する対向基板20とを備えている。TFTアレイベース10は、例えば石英基板からなり、対向基板20は、例えばガラス基板や石英基板からなる。TFTアレイベース10には、画素電極9aが設けられており、その

上側には、ラビング処理等の所定の配向処理が施された配向膜 16 が設けられている。画素電極 9 a は例えば、ITO 膜（インジウム・ティン・オキサイド膜）などの透明導電性薄膜からなる。また配向膜 16 は例えば、ポリイミド薄膜などの有機薄膜からなる。

【0052】他方、対向基板 20 には、その全面に渡って対向電極（共通電極）21 が設けられており、その下側には、ラビング処理等の所定の配向処理が施された配向膜 22 が設けられている。対向電極 21 は例えば、ITO 膜などの透明導電性薄膜からなる。また配向膜 22 は、ポリイミド薄膜などの有機薄膜からなる。

【0053】TFT アレイ基板 10 には、図 3 に示すように、各画素電極 9 a に隣接する位置に、各画素電極 9 a をスイッチング制御する画素スイッチング用 TFT 30 が設けられている。

【0054】対向基板 20 には、更に図 3 に示すように、各画素部の開口領域以外の領域に第 2 遮光膜 23 が設けられている。このため、対向基板 20 の側から入射光が画素スイッチング用 TFT 30 の半導体層 1 a のチャンネル領域 1 a' や LDD (Lightly Doped Drain) 領域 1 b 及び 1 c に侵入することはない。更に、第 2 遮光膜 23 は、コントラストの向上、色材の混色防止などの機能を有する。

【0055】このように構成され、画素電極 9 a と対向電極 21 とが対面するように配置された TFT アレイ基板 10 と対向基板 20 との間には、後述のシール材（図 11 及び図 12 参照）により囲まれた空間に液晶が封入され、液晶層 50 が形成される。液晶層 50 は、画素電極 9 a からの電界が印加されていない状態で配向膜 16 及び 22 により所定の配向状態を採る。液晶層 50 は、例えば一種又は数種類のネマティック液晶を混合した液晶からなる。シール材は、二つの基板 10 及び 20 をそれらの周辺で貼り合わせるための、例えば光硬化性樹脂や熱硬化性樹脂からなる接着剤であり、両基板間の距離を所定値とするためのガラスファイバー或いはガラスビーズ等のスペーサが混入されている。

【0056】図 3 に示すように、画素スイッチング用 TFT 30 に各々対向する位置において TFT アレイ基板 10 と各画素スイッチング用 TFT 30 との間には、一画素毎に島状に第 1 遮光膜 11 a が設けられている。第 1 遮光膜 11 a は、好ましくは不透明な高融点金属である Ti、Cr、W、Ta、Mo 及び Pd のうちの少なくとも一つを含む、金属単体、合金、金属シリサイド等から構成される。このような材料から構成すれば、TFT アレイ基板 10 上の第 1 遮光膜 11 a の形成工程の後に行われる画素スイッチング用 TFT 30 の形成工程における高温処理により、第 1 遮光膜 11 a が破壊されたり溶融しないようにできる。第 1 遮光膜 11 a が形成されているので、TFT アレイ基板 10 の側からの戻り光等が画素スイッチング用 TFT 30 のチャンネル領域 1 a'

や LDD 領域 1 b、1 c に入射する事態を未然に防ぐことができ、光電流の発生により画素スイッチング用 TFT 30 の特性が劣化することはない。

【0057】更に、第 1 遮光膜 11 a と複数の画素スイッチング用 TFT 30 との間には、第 1 層間絶縁膜 12 が設けられている。第 1 層間絶縁膜 12 は、画素スイッチング用 TFT 30 を構成する半導体層 1 a を第 1 遮光膜 11 a から電氣的絶縁するために設けられるものである。更に、第 1 層間絶縁膜 12 は、TFT アレイ基板 10 の全面に形成されることにより、画素スイッチング用 TFT 30 のための下地膜としての機能をも有する。即ち、TFT アレイ基板 10 の表面の研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用 TFT 30 の特性の劣化を防止する機能を有する。第 1 層間絶縁膜 12 は、例えば、NSG（ノンドープトシリケートガラス）、PSG（リンシリケートガラス）、BSG（ボロンシリケートガラス）、BPSG（ボロンリンシリケートガラス）などの高絶縁性ガラス又は、酸化シリコン膜、窒化シリコン膜等からなる。第 1 層間絶縁膜 12 により、第 1 遮光膜 11 a が画素スイッチング用 TFT 30 等を汚染する事態を未然に防ぐこともできる。

【0058】本実施の形態では、ゲート絶縁膜 2 を走査線 3 a に対向する位置から延設して誘電体膜として用い、半導体層 1 a を延設して第 1 蓄積容量電極 1 f とし、更にこれらに対向する容量線 3 b の一部を第 2 蓄積容量電極とすることにより、蓄積容量 70 が構成されている。より詳細には、半導体層 1 a の高濃度ドレイン領域 1 e が、データ線 6 a 及び走査線 3 a の下に延設されて、同じくデータ線 6 a 及び走査線 3 a に沿って伸びる容量線 3 b 部分に絶縁膜 2 を介して対向配置されて、第 1 蓄積容量電極（半導体層）1 f とされている。特に蓄積容量 70 の誘電体としての絶縁膜 2 は、高温酸化によりポリシリコン膜上に形成される TFT 30 のゲート絶縁膜 2 に他ならないので、薄く且つ高耐圧の絶縁膜とすることができ、蓄積容量 70 は比較的小面積で大容量の蓄積容量として構成できる。

【0059】この結果、データ線 6 a 下の領域及び走査線 3 a に沿って液晶のディスクリネーションが発生する領域（即ち、容量線 3 b が形成された領域）という開口領域を外れたスペースを有効に利用して、画素電極 9 a の蓄積容量を増やすことが出来る。

【0060】図 3 において、画素スイッチング用 TFT 30 は、LDD (Lightly Doped Drain) 構造を有しており、走査線 3 a、当該走査線 3 a からの電界によりチャンネルが形成される半導体層 1 a のチャンネル領域 1 a'、走査線 3 a と半導体層 1 a とを絶縁するゲート絶縁膜 2、データ線 6 a、半導体層 1 a の低濃度ソース領域（ソース側 LDD 領域）1 b 及び低濃度ドレイン領域（ドレイン側 LDD 領域）1 c、半導体層 1 a の高濃度ソース領域 1 d 並びに高濃度ドレイン領域 1 e を備えて

いる。高濃度ドレイン領域 1 e には、複数の画素電極 9 a のうちの対応する一つが接続されている。ソース領域 1 b 及び 1 d 並びにドレイン領域 1 c 及び 1 e は後述のように、半導体層 1 a に対し、n 型又は p 型のチャネルを形成するかに応じて所定濃度の n 型用又は p 型用のドーパントをドーピングすることにより形成されている。n 型チャネルの TFT は、動作速度が速いという利点があり、画素のスイッチング素子である画素スイッチング用 TFT 30 として用いられることが多い。本実施の形態では特にデータ線 6 a は、A1 等の低抵抗な金属膜や金属シリサイド等の合金膜などの遮光性の薄膜から構成されている。また、走査線 3 a、ゲート絶縁膜 2 及び第 1 層間絶縁膜 12 の上には、高濃度ソース領域 1 d へ通じるコンタクトホール 5 及び高濃度ドレイン領域 1 e へ通じるコンタクトホール 8 が各々形成された第 2 層間絶縁膜 4 が形成されている。このソース領域 1 b へのコンタクトホール 5 を介して、データ線 6 a は高濃度ソース領域 1 d に電氣的接続されている。更に、データ線 6 a 及び第 2 層間絶縁膜 4 の上には、高濃度ドレイン領域 1 e へのコンタクトホール 8 が形成された第 3 層間絶縁膜 7 が形成されている。この高濃度ドレイン領域 1 e へのコンタクトホール 8 を介して、画素電極 9 a は高濃度ドレイン領域 1 e に電氣的接続されている。前述の画素電極 9 a は、このように構成された第 3 層間絶縁膜 7 の上面に設けられている。尚、画素電極 9 a と高濃度ドレイン領域 1 e とは、データ線 6 a と同一の A1 膜や走査線 3 b と同一のポリシリコン膜を中継しての電氣的接続するようにしてもよい。

【0061】画素スイッチング用 TFT 30 は、好ましくは上述のように LDD 構造を持つが、低濃度ソース領域 1 b 及び低濃度ドレイン領域 1 c に不純物イオンの打ち込みを行わないオフセット構造を持ってよいし、ゲート電極 3 a をマスクとして高濃度で不純物イオンを打ち込み、自己整合的に高濃度ソース及びドレイン領域を形成するセルフアライン型の TFT であってもよい。

【0062】また本実施の形態では、画素スイッチング用 TFT 30 のゲート電極（走査線 3 a）をソースドレイン領域 1 b 及び 1 e 間に 1 個のみ配置したシングルゲート構造としたが、これらの間に 2 個以上のゲート電極を配置してもよい。この際、各々のゲート電極には同一の信号が印加されるようにする。このようにデュアルゲート（ダブルゲート）或いはトリプルゲート以上で TFT を構成すれば、チャネルとソースドレイン領域接合部のリーク電流を防止でき、オフ時の電流を低減することができる。これらのゲート電極の少なくとも 1 個を LDD 構造或いはオフセット構造にすれば、更にオフ電流を低減でき、安定したスイッチング素子を得ることができる。

【0063】ここで、一般には、半導体層 1 a のチャネル領域 1 a'、低濃度ソース領域 1 b 及び低濃度ドレ

イン領域 1 c 等のポリシリコン層は、光が入射するとポリシリコンが有する光電変換効果により光電流が発生してしまい画素スイッチング用 TFT 30 のトランジスタ特性が劣化するが、本実施の形態では、走査線 3 a を上側から覆うようにデータ線 6 a が A1 等の遮光性の金属薄膜から形成されているので、少なくとも半導体層 1 a のチャネル領域 1 a' 及び LDD 領域 1 b、1 c への入射光の入射を効果的に防ぐことが出来る。また、前述のように、画素スイッチング用 TFT 30 の下側には、第 1 遮光膜 11 a が設けられているので、少なくとも半導体層 1 a のチャネル領域 1 a' 及び LDD 領域 1 b、1 c への戻り光の入射を効果的に防ぐことが出来る。

【0064】以上のように本実施の形態では、導電性の第 1 遮光膜 11 a は、複数の島状部分に分断されている。従って、前述した従来例の第 1 方式の如くに格子状やストライプ状に設けられた遮光膜の場合と比較して、一体として形成される部分の面積が遙かに小さいため、この従来例の如く遮光膜とその隣接膜との間の物性の相違により遮光膜に発生するストレスを大幅に緩和できる。より具体的には、第 1 遮光膜 11 a は、WSi 等の高融点金属膜から形成されており、第 1 遮光膜 11 a と共に積層構造をなす TFT アレイ基板 10 は、ガラス基板や石英基板等からなり、第 1 層間絶縁膜 12 は、高絶縁性ガラス、酸化シリコン膜、窒化シリコン膜等からなるので、特に後述のように高温プロセスを伴う当該液晶装置の製造プロセス中の加熱冷却に伴い発生するストレスを大幅に緩和できる。このため、第 1 遮光膜 11 a における膜剥がれや膜変形或いはクラックの発生防止が図られる。同時に、第 1 遮光膜 11 a 自身のストレスにより画素スイッチング用 TFT 30 の特性が劣化する事態を未然に防ぐことが出来る。

【0065】同時に、島状に第 1 遮光膜 11 a が設けられているので、格子状やストライプ状に遮光膜が設けられている場合と比較して、第 1 遮光膜 11 a が形成される領域は狭い。即ち、第 1 遮光膜 11 a が走査線 3 a、データ線 6 a、第 1 層間絶縁膜 12 等と共に積層されており、他の領域に対する段差が大きい領域を狭くできる。或いは、第 1 遮光膜 11 a の存在に起因する段差を画素部の開口領域から離すことが可能となる。これらの結果、段差により液晶層 50 のディスクリネーションが発生する箇所を画素部の開口領域から離すようにすることが出来、最終的には、液晶層 50 のディスクリネーションが表示画像に及ぼす悪影響を低減できる。

【0066】そして、第 1 遮光膜 11 a の複数の島状部分は、容量線 3 b に夫々電氣的接続されている。このため、これらの島状部分は、定電位源に接続された容量線 3 b を介して定電位とされる。従って、第 1 遮光膜 11 a に対向配置される画素スイッチング用 TFT 30 に対し第 1 遮光膜 11 a の電位変動が悪影響を及ぼすことはない。また、容量線 3 b は、蓄積容量 70 の第 2 蓄積容

量電極として良好に機能し得る。この場合、定電位源としては、当該液晶装置を駆動するための周辺回路（例えば、走査線駆動回路、データ線駆動回路等）に供給される負電源、正電源等の定電位源、接地電源、対向電極 21 に供給される定電位源等が挙げられる。このように周辺回路等の電源を利用すれば、専用の電位配線や外部入力端子を設ける必要なく、第 1 遮光膜 11a 及び容量線 3b を定電位にできる。但し、容量線 3b は比較的大きな容量を有するので、容量線 3b が定電位源に接続されていなくても、少なくとも容量線 3b の容量に応じて各島状部分における電位変動が抑えられる。

【0067】これらに加えて、第 1 遮光膜 11a と容量線 3b とをできるだけ重ならないようにレイアウトすることで、仮に、後述の製造プロセスにおいて第 1 遮光膜 11a 上に意図しない突起等が形成された場合などに第 1 遮光膜上に形成された半導体層がその突起の影響を受けて、ゲート絶縁膜 2 を突き破って容量線 3b とショートすることがないようにする。これにより、当該液晶装置の工程歩留まりの低下を招くことがないので有利である。

【0068】また、図 2 及び図 3 に示したように、本実施の形態では、コンタクトホール 13 を介して第 1 遮光膜 11a の各島状部分は、次段の容量線 3b に電気的接続されている。従って、遮光膜を複数の島状にすることで、第 1 遮光膜 11a を形成する領域をより小さくすることが可能となり、更に、画素部の開口領域の縁に沿ってデータ線 6a に重ねて TFT30、容量線 3b 及び第 1 遮光膜 11a が形成される領域の他の領域に対する段差が少なく済む。このようにして段差が少ないと、当該段差に応じて引き起こされる液晶のディスクリネーションを更に低減できるので、画素部の開口領域を広げることが可能となる。

【0069】また、本実施の形態では特に、第 1 遮光膜 11a の各島状部分は、前述のようにデータ線 6a に沿って伸びており、その他端部（図 2 で、下側の端部）にコンタクトホール 13 が開孔されている。ここで、コンタクトホール 13 の開孔箇所としては、第 1 遮光膜 11a の縁に近い程、ストレスが縁から発散される等の理由により、クラックが生じ難いことが本願発明者の研究により判明している。従ってこの場合、どれだけ他端部の突出部の先端に近づけてコンタクトホール 13 を開孔するかに応じて（好ましくは、マージンぎりぎりまで先端に近づけるかに応じて）、製造プロセス中に第 1 遮光膜 11a にかかるストレスが緩和されて、より効果的にクラックを防止し得、歩留まりを向上させることが可能となる。

【0070】更に本実施の形態では特に、第 1 遮光膜 11a の各島状部分は、チャンネル領域 1a' を覆う位置を除き、走査線 3a に対向する位置には形成されていない。従って、第 1 遮光膜 11a の各島状部分と各走査線

3a との間の容量カップリングが実践上殆ど又は全く生じないので、走査線 3a における電位変動により、第 1 遮光膜 11a における電位揺れが発生することはない、その結果、容量線 3b における電位揺れも発生しない。よって、第 1 層間絶縁膜 12 を介して第 1 遮光膜 11a 上にある画素スイッチング用 TFT30 の特性がこの電位揺れにより劣化することを防止できる。更に、仮に第 1 層間絶縁膜 12 のうち第 1 遮光膜 11a 上にある箇所が破れる等の欠陥があっても、第 1 遮光膜 11a 上にない走査線 3a が第 1 遮光膜 11a にショートすることはない、当該液晶装置は不良品とならないで済むので有利である。

【0071】尚、第 1 遮光膜 11a の各島状部分は、画素スイッチング用 TFT30 のチャンネル領域 1a' に対する遮光を行う領域と、容量線 3b との電気的接続をとる（例えば、コンタクトホール 13 を開孔する）のに必要な領域にさえ設けられていれば、本発明における第 1 遮光膜 11a の機能は発揮されるので、その他の領域に設けられる必要はない。逆に、これらの領域を除く領域には、第 1 遮光膜 11a をなるべく設けない方が好ましく、即ち、各島状部分は、なるべく小さい方が好ましい。何故ならば、各島状部分が大きくなる程、限られた画素部の非開口領域（即ち、第 2 遮光膜 23 により格子状に覆われて光が通過しない領域）において、データ線 6a や走査線 3a と各島状部分（遮光膜）が重なる領域が増えるため、それだけ、製造プロセス中に、第 1 遮光膜 11a に意図しない突起等が形成された場合などに第 1 遮光膜 11a とデータ線 6a や走査線 3a とがショートして、当該液晶装置が不良品化する可能性が高くなるからである。また、各島状部分の面積が小さい程、当該各島状部分において前述のように発生するストレスも小さくなるからである。

【0072】また、容量線 3b と走査線 3a とは、同一のポリシリコン膜からなり、蓄積容量 70 の誘電体膜と画素スイッチング用 TFT30 のゲート絶縁膜 2 とは、同一の高温酸化膜からなり、第 1 蓄積容量電極 1f と、画素スイッチング用 TFT30 のチャンネル形成領域 1a'、ソース領域 1d、ドレイン領域 1e 等とは、同一の半導体層 1a からなる。このため、TFT アレイ基板 10 上に形成される積層構造を単純化でき、更に、後述の液晶装置の製造方法において、同一の薄膜形成工程で容量線 3b 及び走査線 3a を同時に形成でき、蓄積容量 70 の誘電体膜及びゲート絶縁膜 2 を同時に形成できる。

【0073】更にまた、コンタクトホール 13 は、対向基板 20 の側から見てデータ線 6a の下に開孔されている。このため、コンタクトホール 13 は、画素部の開口領域から外れており、しかも画素スイッチング用 TFT30 や第 1 蓄積容量電極 1f が形成されていない第 1 層間絶縁膜 12 の部分に設けられているので、画素領域の

有効利用を図りつつ、コンタクトホール 13 の形成による TFT 30 や他の配線等の不良化を防ぐことができる。

【0074】以上詳細に説明したように第 1 実施形態によれば、第 1 遮光膜 11a を設けることに伴う当該液晶装置の良品率や信頼性の低下、更には画素スイッチング用 TFT 30 の特性劣化を極力抑制しつつ、しかも第 1 遮光膜 11a の電位変動による画素スイッチング用 TFT 30 の特性劣化を防止しつつ、第 1 遮光膜 11a を設けることにより画素スイッチング用 TFT 30 に対する戻り光等に対する遮光能力を高めることができる。この結果、特性の良好な画素スイッチング用 TFT 30 を用いて液晶駆動することにより、高いコントラスト比で高品質の画像表示が可能となる。

【0075】尚、第 1 実施形態では、相隣接する前段あるいは後段の画素に設けられた容量線 3b と第 1 遮光膜 11a とを接続しているため、最上段あるいは最下段の画素に対して、第 1 遮光膜 11a に定電位を供給するための容量線 3b が必要となる。そこで、容量線 3b の数を垂直画素数に対して、1 本余分に設けておくようにすると良い。

【0076】次に、本実施の形態において TFT アレイ基板 10 上に設けられる周辺回路の構成について、図 4 を参照して説明する。

【0077】図 4 において、液晶装置は周辺回路として、データ線 6a を駆動するデータ線駆動回路 101 と、走査線 3a を駆動する走査線駆動回路 104 と、複数のデータ線 6a に所定電圧レベルのプリチャージ信号 NRS を画像信号 VID に先行して夫々供給するプリチャージ回路 201 と、画像信号 VID をサンプリングして複数のデータ線 6a に夫々供給するサンプリング回路 301 とを備える。

【0078】走査線駆動回路 104 は、外部制御回路から供給される電源、基準クロック信号 CLY 及びその反転クロック信号等に基づいて、所定タイミングで走査線 3a に走査信号 G1、G2、…、Gm をパルス的に線順次で印加する。

【0079】データ線駆動回路 101 は、外部制御回路から供給される電源、基準クロック信号 CLX 及びその反転クロック信号等に基づいて、走査線駆動回路 104 が走査信号 G1、G2、…、Gm を印加するタイミングに合わせて、画像信号線 304 夫々について、データ線 6a 毎にサンプリング回路駆動信号 X1、X2、…、Xn をサンプリング回路 301 にサンプリング回路駆動信号線 306 を介して所定タイミングで供給する。

【0080】プリチャージ回路 201 は、スイッチング素子として、例えば TFT 202 を各データ線 6a 毎に備えており、プリチャージ信号線 204 が TFT 202 のドレイン又はソース電極に接続されており、プリチャージ回路駆動信号線 206 が TFT 202 のゲート電極

に接続されている。そして、動作時には、プリチャージ信号線 204 を介して、外部電源からプリチャージ信号 NRS を書き込むために必要な所定電圧の電源が供給され、プリチャージ回路駆動信号線 206 を介して、各データ線 6a について画像信号 S1、S2、…、Sn に先行するタイミングでプリチャージ信号 NRS を書き込むように、外部制御回路からプリチャージ回路駆動信号 NRG が供給される。プリチャージ回路 201 は、好ましくは中間階調レベルの画像信号 S1、S2、…、Sn に相当するプリチャージ信号 NRS（画像補助信号）を供給する。

【0081】サンプリング回路 301 は、TFT 302 を各データ線 6a 毎に備えており、画像信号線 304 が TFT 302 のソース電極に接続されており、サンプリング回路駆動信号線 306 が TFT 302 のゲート電極に接続されている。そして、画像信号線 304 を介して、画像信号 VID が入力されると、これらをサンプリングする。即ち、サンプリング回路駆動信号線 306 を介してデータ線駆動回路 101 からサンプリング回路駆動信号 X1、X2、…、Xn が入力されると、画像信号線 304 夫々について画像信号 S1、S2、…、Sn をデータ線 6a に順次印加する。

【0082】このように本実施の形態では、データ線 6a を一本毎に選択するように構成されているが、データ線 6a を複数本毎にまとめて同時選択するように構成してもよい。例えば、サンプリング回路 301 を構成する TFT 302 の書き込み特性及び画像信号の周波数に応じて、複数相（例えば、3 相、6 相、12 相、…）に相展開された画像信号 VID を画像信号線 304 から供給して、これらをグループ毎に同時にサンプリングするように構成してもよい。この際、少なくとも相展開数だけ画像信号線 304 が必要なことは言うまでもない。

【0083】（液晶装置の第 1 実施形態の製造プロセス）次に、以上のような構成を持つ液晶装置の第 1 実施形態の製造プロセスについて、図 5 から図 8 を参照して説明する。尚、図 5 から図 8 は各工程における TFT アレイ基板側の各層を、図 3 と同様に図 2 の A-A' 断面に対応させて示す工程図である。

【0084】図 5 の工程（1）に示すように、石英基板、ハードガラス等の TFT アレイ基板 10 を用意する。ここで、好ましくは N₂（窒素）等の不活性ガス雰囲気且つ約 900～1300℃ の高温でアニール処理し、後に実施される高温プロセスにおける TFT アレイ基板 10 に生じる歪みが少なくなるように前処理しておく。即ち、製造プロセスにおける最高温で高温処理される温度に合わせて、事前に TFT アレイ基板 10 を同じ温度かそれ以上の温度で熱処理しておく。

【0085】このように処理された TFT アレイ基板 10 の全面に、Ti、Cr、W、Ta、Mo 及び Pd 等の金属や金属シリサイド等の金属合金膜を、スパッタによ

り、1000～5000オングストローム程度の層厚、好ましくは約2000オングストロームの層厚の遮光膜11を形成する。

【0086】続いて、工程(2)に示すように、該形成された遮光膜11上にフォトリソグラフィにより第1遮光膜11aのパターン(図2参照)に対応するレジストマスクを形成し、該レジストマスクを介して遮光膜11に対しエッチングを行うことにより、第1遮光膜11aを形成する。

【0087】次に工程(3)に示すように、第1遮光膜11aの上に、例えば、常圧又は減圧CVD法等によりTEOS(テトラ・エチル・オルソ・シリケート)ガス、TEB(テトラ・エチル・ボートレート)ガス、TMOP(テトラ・メチル・オキシ・フォスレート)ガス等を用いて、NSG、PSG、BSG、BPSGなどのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる第1層間絶縁膜12を形成する。この第1層間絶縁膜12の層厚は、例えば、約5000～20000オングストロームとする。

【0088】次に工程(4)に示すように、第1層間絶縁膜12の上に、約450～550℃、好ましくは約500℃の比較的低温環境中で、流量約400～600cc/minのモノシランガス、ジシランガス等を用いた減圧CVD(例えば、圧力約20～40PaのCVD)により、アモルファスシリコン膜を形成する。その後、窒素雰囲気中で、約600～700℃にて約1～10時間、好ましくは、4～6時間のアニール処理を施することにより、ポリシリコン膜1を約500～2000オングストロームの厚さ、好ましくは約1000オングストロームの厚さとなるまで固相成長させる。

【0089】この際、図3に示した画素スイッチング用TFT30として、nチャネル型の画素スイッチング用TFT30を作成する場合には、当該チャネル領域にSb(アンチモン)、As(砒素)、P(リン)などのV族元素のドーパントを僅かにイオン注入等によりドーブしても良い。また、画素スイッチング用TFT30をpチャネル型とする場合には、B(ボロン)、Ga(ガリウム)、In(インジウム)などのIII族元素のドーパントを僅かにイオン注入等によりドーブしても良い。尚、アモルファスシリコン膜を経ないで、減圧CVD法等によりポリシリコン膜1を直接形成しても良い。或いは、減圧CVD法等により堆積したポリシリコン膜にシリコンイオンを打ち込んで一旦非晶質化(アモルファス化)し、その後アニール処理等により再結晶化させてポリシリコン膜1を形成しても良い。

【0090】次に工程(5)に示すように、フォトリソグラフィ工程、エッチング工程等により、図2に示した如き所定パターンの半導体層1aを形成する。即ち、特にデータ線6a下で容量線3bが形成される領域及び走査線3aに沿って容量線3bが形成される領域には、画

素スイッチング用TFT30を構成する半導体層1aから延設された第1蓄積容量電極1fを形成する。

【0091】次に工程(6)に示すように、画素スイッチング用TFT30を構成する半導体層1aと共に第1蓄積容量電極1fを約900～1300℃の温度、好ましくは約1000℃の温度により熱酸化することにより、約300オングストロームの比較的薄い厚さの熱酸化シリコン膜を形成し、更に減圧CVD法等により高温酸化シリコン膜(HTO膜)や窒化シリコン膜を約500オングストロームの比較的薄い厚さに堆積し、多層構造を持つ画素スイッチング用TFT30のゲート絶縁膜2と共に容量形成用のゲート絶縁膜2を形成する(図3参照)。この結果、半導体層1a及び第1蓄積容量電極1fの厚さは、約300～1500オングストロームの厚さ、好ましくは約350～500オングストロームの厚さとなり、ゲート絶縁膜2の厚さは、約200～1500オングストロームの厚さ、好ましくは約300～1000オングストロームの厚さとなる。このように高温熱酸化時間を短くすることにより、特に8インチ程度の大型ウエーハを使用する場合に熱によるそりを防止することができる。但し、ポリシリコン層1を熱酸化することのみにより、単一層構造を持つゲート絶縁膜2を形成してもよい。

【0092】尚、工程(6)において特に限定されないが、第1蓄積容量電極1fとなる半導体層部分に、例えば、Pイオンをドーザ量約 $3 \times 10^{12} / \text{cm}^2$ でドーブして、低抵抗化させてもよい。

【0093】次に、工程(7)において、第1層間絶縁膜12に第1遮光膜11aに至るコンタクトホール13を反応性エッチング、反応性イオンビームエッチング等のドライエッチングにより或いはウエットエッチングにより形成する。この際、反応性エッチング、反応性イオンビームエッチングのような異方性エッチングにより、コンタクトホール13等を開孔した方が、開孔形状をマスク形状とほぼ同じにできるという利点がある。但し、ドライエッチングとウエットエッチングとを組み合わせで開孔すれば、これらのコンタクトホール13等をテーパー状にできるので、配線接続時の断線を防止できるという利点が得られる。

【0094】次に工程(8)に示すように、減圧CVD法等によりポリシリコン層3を堆積した後、リン(P)を熱拡散し、ポリシリコン膜3を導電化する。又は、Pイオンをポリシリコン膜3の成膜と同時に導入したドーパントシリコン膜を用いてもよい。

【0095】次に、図6の工程(9)に示すように、レジストマスクを用いたフォトリソグラフィ工程、エッチング工程等により、図2に示した如き所定パターンの走査線3aと共に容量線3bを形成する。これらの容量線3b及び走査線3aの層厚は、例えば、約3500オングストロームとされる。

【0096】次に工程(10)に示すように、図3に示した画素スイッチング用TFT30をLDD構造を持つnチャネル型のTFTとする場合、半導体層1aに、先ず低濃度ソース領域1b及び低濃度ドレイン領域1cを形成するために、走査線3a(ゲート電極)を拡散マスクとして、PなどのV族元素のドーパント60を低濃度で(例えば、Pイオンを $1\sim 3\times 10^{13}/\text{cm}^2$ のドーパ量にて)ドーピングする。これにより走査線3a下の半導体層1aはチャネル領域1a'となる。この不純物のドーピングにより容量線3b及び走査線3aも低抵抗化される。

【0097】続いて、工程(11)に示すように、画素スイッチング用TFT30を構成する高濃度ソース領域1b及び高濃度ドレイン領域1cを形成するために、走査線3aよりも幅の広いマスクでレジスト層62を走査線3a上に形成した後、同じくPなどのV族元素のドーパント61を高濃度で(例えば、Pイオンを $1\sim 3\times 10^{15}/\text{cm}^2$ のドーパ量にて)ドーピングする。また、画素スイッチング用TFT30をpチャネル型とする場合、半導体層1aに、低濃度ソース領域1b及び低濃度ドレイン領域1c並びに高濃度ソース領域1d及び高濃度ドレイン領域1eを形成するために、BなどのIII族元素のドーパントを用いてドーピングする。尚、例えば、低濃度のドーピングを行わずに、オフセット構造のTFTとしてもよく、走査線3aをマスクとして、Pイオン、Bイオン等を用いたイオン注入技術によりセルフアライン型のTFTとしてもよい。

【0098】この不純物のドーピングにより容量線3b及び走査線3aも更に低抵抗化される。

【0099】また、工程(10)及び工程(11)を再度繰り返す、B(ボロン)イオンなどのIII族元素のドーパントを行なうことにより、pチャネル型TFTを形成することができる。これにより、nチャネル型TFT及びpチャネル型TFTから構成される相補型構造を持つデータ線駆動回路101及び走査線駆動回路104等の回路をTFTアレイ基板10上の周辺部に形成することが可能となる。このように、本実施の形態において画素スイッチング用TFT30は半導体層をポリシリコンで形成するので、画素スイッチング用TFT30の形成時にほぼ同一工程で、データ線駆動回路101及び走査線駆動回路104を形成することができ、製造上有利である。

【0100】次に工程(12)に示すように、画素スイッチング用TFT30における走査線3aと共に容量線3b及び走査線3aを覆うように、例えば、常圧又は減圧CVD法やTEOSガス等を用いて、NSG、PSG、BSG、BPSGなどのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる第2層間絶縁膜4を形成する。第2層間絶縁膜4の層厚は、約5000～15000オングストロームが好ましい。

【0101】次に工程(13)の段階で、高濃度ソース領域1d及び高濃度ドレイン領域1eを活性化するために約1000℃のアニール処理を20分程度行った後、データ線31に対するコンタクトホール5を、反応性エッチング、反応性イオンビームエッチング等のドライエッチングにより或いはウエットエッチングにより形成する。また、走査線3aや容量線3bを図示しない配線と接続するためのコンタクトホールも、コンタクトホール5と同一の工程により第2層間絶縁膜4に開孔する。

【0102】次に図7の工程(14)に示すように、第2層間絶縁膜4の上に、スパッタ処理等により、遮光性のAl等の低抵抗金属や金属シリサイド等を金属膜6として、約1000～5000オングストロームの厚さ、好ましくは約3000オングストロームに堆積し、更に工程(15)に示すように、フォトリソグラフィ工程、エッチング工程等により、データ線6aを形成する。

【0103】次に工程(16)に示すように、データ線6a上を覆うように、例えば、常圧又は減圧CVD法やTEOSガス等を用いて、NSG、PSG、BSG、BPSGなどのシリケートガラス膜、窒化シリコン膜や酸化シリコン膜等からなる第3層間絶縁膜7を形成する。第3層間絶縁膜7の層厚は、約5000～15000オングストロームが好ましい。

【0104】次に図8の工程(17)の段階において、画素スイッチング用TFT30において、画素電極9aと高濃度ドレイン領域1eとを電気的接続するためのコンタクトホール8を、反応性エッチング、反応性イオンビームエッチング等のドライエッチングにより形成する。

【0105】次に工程(18)に示すように、第3層間絶縁膜7の上に、スパッタ処理等により、ITO膜等の透明導電性薄膜9を、約500～2000オングストロームの厚さに堆積し、更に工程(19)に示すように、フォトリソグラフィ工程、エッチング工程等により、画素電極9aを形成する。尚、当該液晶装置を反射型の液晶装置に用いる場合には、Al等の反射率の高い不透明な材料から画素電極9aを形成してもよい。

【0106】続いて、画素電極9aの上にポリイミド系の配向膜の塗布液を塗布した後、所定のプレティルト角を持つように且つ所定方向でラビング処理を施すこと等により、配向膜16(図3参照)が形成される。

【0107】他方、図3に示した対向基板20については、ガラス基板等が先ず用意され、第2遮光膜23及び後述の周辺見切りとしての第2遮光膜(図11及び図12参照)が、例えば金属クロムをスパッタした後、フォトリソグラフィ工程、エッチング工程を経て形成される。尚、これらの第2遮光膜は、Cr、Ni、Alなどの金属材料の他、カーボンやTiをフォトレジストに分散した樹脂ブラックなどの材料から形成してもよい。

【0108】その後、対向基板20の全面にスパッタ処

理等により、ITO等の透明導電性薄膜を、約500～2000オングストロームの厚さに堆積することにより、対向電極21を形成する。更に、対向電極21の全面にポリイミド系の配向膜の塗布液を塗布した後、所定のプレティルト角を持つように且つ所定方向でラビング処理を施すこと等により、配向膜22（図3参照）が形成される。

【0109】最後に、上述のように各層が形成されたTFTアレイ基板10と対向基板20とは、配向膜16及び22が対面するようにシール材52により貼り合わされ、真空吸引等により、両基板間の空間に、例えば複数種類のネマティック液晶を混合してなる液晶が吸引されて、所定厚の液晶層50が形成される。

【0110】（液晶装置の第2実施形態）本発明による液晶装置の第2実施形態について図9を参照して説明する。

【0111】上述した第1実施形態では、容量線3bと遮光膜11aとを電気的接続するためのコンタクトホール13は、平面形状が四角形であるが、第2実施形態では、このコンタクトホールの平面形状を、真円、楕円等の円形にする。その他の構成については、第1実施形態の場合と同様であるので、図中同一の構成要素には同一の参照符号を付し、それらの説明を省略する。尚、図9は、データ線、走査線、画素電極、遮光膜等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図である。

【0112】図9において、容量線3bと遮光膜11aとを電気的接続するためのコンタクトホール13'は、基板に平行な平面形状が、円形であるように構成されている。

【0113】このように構成すれば、コンタクトホール13'を開孔するためにウェットエッチング工程を製造プロセスに用いる場合に（図5工程（7）参照）、遮光膜11aと第1層間絶縁膜12との界面にエッチング溶液が侵入して、クラックを発生させる可能性を低減できる。即ち、第1実施形態のように、平面形状が四角等の角部分を有するコンタクトホール13を、ウェットエッチングにより開孔しようとするれば、角部分に特にエッチング溶液が侵入し易く且つ応力集中も起き易いため、この角部分で第1遮光膜11a等にクラックが生じ易くなるのである。

【0114】これに対し、第1実施形態におけるコンタクトホール13をドライエッチング工程で開孔する場合には、第1層間絶縁膜12と第1遮光膜11aとの間の選択比との関係で、極薄い第1遮光膜11aをエッチングが突き抜けてしまう可能性が高い。このため本実施の形態のように、円形のコンタクトホール13'を採用してのウェットエッチング工程は、突き抜け防止及びクラック防止の観点から実践上大変有利である。

【0115】以上の結果、第2実施形態により、コンタ

クトホール付近における配線の信頼性を高めることができ、当該液晶装置の歩留まりの向上を図れる。

【0116】（液晶装置の第3実施形態）本発明による液晶装置の第3実施形態について図10を参照して説明する。

【0117】上述した第1及び第2実施形態では、第1遮光膜11aの各島状部分は、コンタクトホール13又は13'を介して前段或いは次段の容量線3bと電気的接続されているが、第3実施形態では、各島状部分は、自段の容量線に電気的接続される。その他の構成については、第2実施形態の場合と同様であるので、図中同一の構成要素には同一の参照符号を付し、それらの説明を省略する。尚、図11は、データ線、走査線、画素電極、遮光膜等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図である。

【0118】図11において、第1遮光膜11a'の各島状部分は、画素部において半導体層1aのチャンネル領域を含む画素スイッチング用TFT30をTFTアレイ基板の側から見て覆う位置に設けられておりデータ線6aに沿って（図中、上下に）伸びている。そして、一端部（図中、上側の端部）には、自段の容量線3bとを電気的接続する円形のコンタクトホール13'が設けられている。また、他端部（図中、下側の端部）は、コンタクトホール5を覆う位置まで下向きに延びている。即ち、本実施の形態では、各段（即ち、各画素の行）における遮光膜11a'の各島状部分は、コンタクトホール13'により自段の容量線3bに電気的接続されている。

【0119】このように構成すれば、データ線6aに重ねて画素スイッチング用TFT30、容量線3b及び第1遮光膜11a'が形成される領域の他の領域に対する段差は前述の第2実施例と比較して大きくなるが、比較的容易に容量線3bと第1遮光膜11a'の各島状部分とを電気的接続することが可能となる。

【0120】第3実施形態では、コンタクトホールを円形に形成しているが、第1実施形態の場合と同様に四角形にすることも可能である。また、第3実施形態では、自段の画素に設けられる容量線3bと第1遮光膜11a'とを接続しているため、最上段或いは最下段の画素に余分な容量線3bを設ける必要がないので有利である。

【0121】尚、以上の各実施の形態において、第1遮光膜11aを配置したことにより、当該第1遮光膜11aを配置した領域において第3層間絶縁膜7の表面に生じる他の領域に対する段差を低減するために、第1層間絶縁膜12、第2層間絶縁膜4及び第3層間絶縁膜7のうち少なくとも一つを、この第1遮光膜11aを島状に配置した領域又はこれを含む領域において凹状に形成することにより、平坦化処理を施してもよい。或いは、CMP（Chemical Mechanical Polishing）処理を施した

り、スピンコート等によりSOG（スピンオンガラス）を形成して、第3層間絶縁膜7の上面を平坦化してもよい。このように平坦化すれば、当該平坦化の度合いに応じて、第3層間絶縁膜7の表面の凹凸により引き起こされる液晶のディスクリネーション（配向不良）を低減できる。この結果、より高品位の画像表示が可能となり、画素部の開口領域を広げることも可能となる。

【0122】（液晶装置の全体構成）以上のように構成された液晶装置の各実施の形態の全体構成を図11及び図12を参照して説明する。尚、図11は、TFTアレ
10 イ基板10をその上に形成された各構成要素と共に対向基板20の側から見た平面図であり、図12は、対向基板20を含めて示す図13のH-H'断面図である。

【0123】図11において、TFTアレ
10 イ基板10の上には、シール材52がその縁に沿って設けられており、その内側に並行して、例えば第2遮光膜23と同じ
30 或いは異なる材料から成る周辺見切りとしての第3遮光膜53が設けられている。シール材52の外側の領域には、データ線駆動回路101及び実装端子102がTFTアレ
10 イ基板10の一辺に沿って設けられており、走査線駆動回路104が、この一辺に隣接する2辺に沿って設けられている。走査線3aに供給される走査信号遅延が問題にならないのなら、走査線駆動回路104は片側だけでも良いことは言うまでもない。また、データ線駆動回路101を画面表示領域の辺に沿って両側に配列してもよい。例えば奇数列のデータ線6aは画面表示領域の一方の辺に沿って配設されたデータ線駆動回路から画像信号を供給し、偶数列のデータ線は前記画面表示領域の反対側の辺に沿って配設されたデータ線駆動回路から画像信号を供給するようにしてもよい。この様にデータ線6aを櫛歯状に駆動するようにすれば、データ線駆動回路の占有面積を拡張することができるため、複雑な回路を構成することが可能となる。更にTFTアレ
10 イ基板10の残る一辺には、画面表示領域の両側に設けられた走査線駆動回路104間をつなぐための複数の配線105が設けられており、更に、周辺見切りとしての第2遮光膜53の下に隠れてプリチャージ回路201（図4参照）が設けられている。また、対向基板20のコーナー部の少なくとも1箇所においては、TFTアレ
10 イ基板10と対向基板20との間で電気的導通をとるための導通材からなる銀点106が設けられている。そして、図12に示すように、図11に示したシール材52とはほぼ同じ輪郭を持つ対向基板20が当該シール材52によりTFTアレ
10 イ基板10に固着されている。

【0124】以上図1から図12を参照して説明した各実施の形態における液晶装置のTFTアレ
10 イ基板10上には更に、製造途中や出荷時の当該液晶装置の品質、欠陥等を検査するための検査回路等を形成してもよい。また、データ線駆動回路101及び走査線駆動回路104をTFTアレ
10 イ基板10の上に設ける代わりに、例えば

TAB（テープオートメイトドボンディング基板）上に実装された駆動用LSIに、TFTアレ
10 イ基板10の周辺部に設けられた異方性導電フィルムを介して電氣的及び機械的に接続するようにしてもよい。また、対向基板20の投射光が入射する側及びTFTアレ
10 イ基板10の出射光が出射する側には各々、例えば、TN（ツイステッドネマティック）モード、STN（スーパーTN）モード、D-STN（ダブルSTN）モード等の動作モードや、ノーマリーホワイトモード／ノーマリーブラックモードの別に応じて、偏光フィルム、位相差フィルム、偏光手段などが所定の方
10 向で配置される。

【0125】以上説明した各実施の形態における液晶装置は、カラー液晶プロジェクタ（投射型表示装置）に適用されるため、3枚の液晶装置がRGB用のライトバルブとして各々用いられ、各パネルには各々RGB色分解用のダイクロイックミラーを介して分解された各色の光が投射光として各々入射されることになる。従って、各実施の形態では、対向基板20に、カラーフィルタは設けられていない。しかしながら、第2遮光膜23の形成
20 されていない画素電極9aに対向する所定領域にRGBのカラーフィルタをその保護膜と共に、対向基板20上に形成してもよい。このようにすれば、液晶プロジェクタ以外の直視型や反射型のカラー液晶テレビなどのカラー液晶装置に各実施の形態における液晶装置を適用できる。更に、対向基板20上に1画素1個対応するようにマイクロレンズを形成してもよい。このようにすれば、入射光の集光効率を向上することで、明るい液晶装置が実現できる。更にまた、対向基板20上に、何層もの屈折率の相違する干渉層を堆積することで、光の干渉を利用して、RGB色を作り出すダイクロイックフィルタを形成してもよい。このダイクロイックフィルタ付き対向基板によれば、より明るいカラー液晶装置が実現でき
30 る。

【0126】以上説明した各実施の形態における液晶装置では、従来と同様に入射光を対向基板20の側から入射することとしたが、第1遮光膜11aを設けているので、TFTアレ
10 イ基板10の側から入射光を入射し、対向基板20の側から出射するようにしても良い。即ち、このように液晶装置を液晶プロジェクタに取り付けても、半導体層1aのチャネル領域1a'及びLDD領域1b、1cに光が入射することを防ぐことが出来、高画質の画像を表示することが可能である。ここで、従来は、TFTアレ
10 イ基板10の裏面側での反射を防止するために、反射防止用のAR（Anti-Reflection）被膜された偏光手段を別途配置したり、ARフィルムを貼り付ける必要があった。しかし、各実施の形態では、TFTアレ
10 イ基板10の表面と半導体層1aの少なくともチャネル領域1a'及びLDD領域1b、1cとの間に第1遮光膜11aが形成されているため、このようなAR被膜された偏光手段やARフィルムを用い
50

たり、TFTアレイ基板10そのものをAR処理した基板を使用する必要が無くなる。従って、各実施の形態によれば、材料コストを削減でき、また偏光手段を貼り付け時に、ごみ、傷等により、歩留まりを落とすことなく大変有利である。また、耐光性が優れているため、明るい光源を使用したり、偏光ビームスプリッタにより偏光変換して、光利用効率を向上させても、光によるクロストーク等の画質劣化を生じない。

【0127】また、各画素に設けられるスイッチング素子としては、正スタガ型又はコプラナー型のポリシリコンTFTであるとして説明したが、逆スタガ型のTFTやアモルファスシリコンTFT等の他の形式のTFTに対しても、各実施の形態は有効である。

【0128】（電子機器）上記の液晶装置を用いた電子機器の一例として、投射型表示装置の構成について、図18を参照して説明する。図18において、投射型表示装置1100は、上述した液晶装置を3個用意し、夫々RGB用の液晶装置962R、962G及び962Bとして用いた投射型液晶装置の光学系の概略構成図を示す。本例の投射型表示装置の光学系には、前述した光源装置920と、均一照明光学系923が採用されている。そして、投射型表示装置は、この均一照明光学系923から出射される光束Wを赤（R）、緑（G）、青（B）に分離する色分離手段としての色分離光学系924と、各色光束R、G、Bを変調する変調手段としての3つのライトバルブ925R、925G、925Bと、変調された後の色光束を再合成する色合成手段としての色合成プリズム910と、合成された光束を投射面100の表面に拡大投射する投射手段としての投射レンズユニット906を備えている。また、青色光束Bを対応するライトバルブ925Bに導く導光系927をも備えている。

【0129】均一照明光学系923は、2つのレンズ板921、922と反射ミラー931を備えており、反射ミラー931を挟んで2つのレンズ板921、922が直交する状態に配置されている。均一照明光学系923の2つのレンズ板921、922は、それぞれマトリクス状に配置された複数の矩形レンズを備えている。光源装置920から出射された光束は、第1のレンズ板921の矩形レンズによって複数の部分光束に分割される。そして、これらの部分光束は、第2のレンズ板922の矩形レンズによって3つのライトバルブ925R、925G、925B付近で重畳される。従って、均一照明光学系923を用いることにより、光源装置920が出射光束の断面内で不均一な照度分布を有している場合でも、3つのライトバルブ925R、925G、925Bを均一な照明光で照明することが可能となる。

【0130】各色分離光学系924は、青緑反射ダイクロイックミラー941と、緑反射ダイクロイックミラー942と、反射ミラー943から構成される。まず、青

緑反射ダイクロイックミラー941において、光束Wに含まれている青色光束Bおよび緑色光束Gが直角に反射され、緑反射ダイクロイックミラー942の側に向かう。赤色光束Rはこのミラー941を通過して、後方の反射ミラー943で直角に反射されて、赤色光束Rの出射部944からプリズムユニット910の側に出射される。

【0131】次に、緑反射ダイクロイックミラー942において、青緑反射ダイクロイックミラー941において反射された青色、緑色光束B、Gのうち、緑色光束Gのみが直角に反射されて、緑色光束Gの出射部945から色合成光学系の側に出射される。緑反射ダイクロイックミラー942を通過した青色光束Bは、青色光束Bの出射部946から導光系927の側に出射される。本例では、均一照明光学素子の光束Wの出射部から、色分離光学系924における各色光束の出射部944、945、946までの距離がほぼ等しくなるように設定されている。

【0132】色分離光学系924の赤色、緑色光束R、Gの出射部944、945の出射側には、それぞれ集光レンズ951、952が配置されている。したがって、各出射部から出射した赤色、緑色光束R、Gは、これらの集光レンズ951、952に入射して平行化される。

【0133】このように平行化された赤色、緑色光束R、Gは、ライトバルブ925R、925Gに入射して変調され、各色光に対応した画像情報が付加される。すなわち、これらの液晶装置は、不図示の駆動手段によって画像情報に応じてスイッチング制御されて、これにより、ここを通過する各色光の変調が行われる。一方、青色光束Bは、導光系927を介して対応するライトバルブ925Bに導かれ、ここにおいて、同様に画像情報に応じて変調が施される。尚、本例のライトバルブ925R、925G、925Bは、それぞれさらに入射側偏光手段960R、960G、960Bと、出射側偏光手段961R、961G、961Bと、これらの間に配置された液晶装置962R、962G、962Bとからなる液晶ライトバルブである。

【0134】導光系927は、青色光束Bの出射部946の出射側に配置した集光レンズ954と、入射側反射ミラー971と、出射側反射ミラー972と、これらの反射ミラーの間に配置した中間レンズ973と、ライトバルブ925Bの手前側に配置した集光レンズ953とから構成されている。集光レンズ946から出射された青色光束Bは、導光系927を介して液晶装置962Bに導かれて変調される。各色光束の光路長、すなわち、光束Wの出射部から各液晶装置962R、962G、962Bまでの距離は青色光束Bが最も長くなり、したがって、青色光束の光量損失が最も多くなる。しかし、導光系927を介在させることにより、光量損失を抑制することができる。

【0135】各ライトバルブ925R、925G、925Bを通して変調された各色光束R、G、Bは、色合成プリズム910に入射され、ここで合成される。そして、この色合成プリズム910によって合成された光が投射レンズユニット906を介して所定の位置にある投射面100の表面に拡大投射されるようになっている。

【0136】本例では、液晶装置962R、962G、962Bには、TFTの下側に遮光層が設けられているため、当該液晶装置962R、962G、962Bからの投射光に基づく液晶プロジェクト内の投射光学系による反射光、投射光が通過する際のTFTアレイ基板の表面からの反射光、他の液晶装置から出射した後に投射光学系を突き抜けてくる投射光の一部等が、戻り光としてTFTアレイ基板の側から入射しても、画素電極のスイッチング用のTFTのチャネルに対する遮光を十分に行うことができる。

【0137】このため、小型化に適したプリズムユニットを投射光学系に用いても、各液晶装置962R、962G、962Bとプリズムユニットとの間において、戻り光防止用のフィルムを別途配置したり、偏光手段に戻り光防止処理を施したりすることが不要となるので、構成を小型且つ簡易化する上で大変有利である。

【0138】また、本実施の形態では、戻り光によるTFTのチャネル領域への影響を抑えることができるため、液晶装置に直接戻り光防止処理を施した偏光手段961R、961G、961Bを貼り付けなくてもよい。そこで、図18に示されるように、偏光手段を液晶装置から離して形成、より具体的には、一方の偏光手段961R、961G、961Bはプリズムユニット910に貼り付け、他方の偏光手段960R、960G、960Bは集光レンズ953、945、944に貼り付けることが可能である。このように、偏光手段をプリズムユニットあるいは集光レンズに貼り付けることにより、偏光手段の熱は、プリズムユニットあるいは集光レンズで吸収されるため、液晶装置の温度上昇を防止することができる。

【0139】また、図示を省略するが、液晶装置と偏光手段とを離間形成することにより、液晶装置と偏光手段との間には空気層ができるため、冷却手段を設け、液晶装置と偏光手段との間に冷風等の送風を送り込むことにより、液晶装置の温度上昇をさらに防ぐことができ、液晶装置の温度上昇による誤動作を防ぐことができる。

【0140】

【発明の効果】本発明の液晶装置によれば、薄膜トランジスタの下側に遮光膜を設けることに伴う良品率や信頼性の低下更には薄膜トランジスタの特性劣化を極力抑制しつつ、しかも遮光膜の電位変動による薄膜トランジスタの特性劣化を防止しつつ、当該遮光膜を設けることにより薄膜トランジスタに対する遮光能力を高めて、高いコントラスト比で高品質の画像表示が可能な液晶装置を

実現できる。

【図面の簡単な説明】

【図1】液晶装置の第1実施形態における画面表示領域を構成するマトリクス状の複数の画素に設けられた各種素子、配線等の等価回路である。

【図2】液晶装置の第1実施形態におけるデータ線、走査線、画素電極、遮光膜等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図である。

【図3】図2のA-A'断面図である。

10 【図4】液晶装置の第1実施形態におけるTFTアレイ基板上に設けられた画素部及び周辺回路のブロック図である。

【図5】液晶装置の第1実施の形態の製造プロセスを順を追って示す工程図（その1）である。

【図6】液晶装置の第1実施形態の製造プロセスを順を追って示す工程図（その2）である。

【図7】液晶装置の第1実施形態の製造プロセスを順を追って示す工程図（その3）である。

20 【図8】液晶装置の第1実施形態の製造プロセスを順を追って示す工程図（その4）である。

【図9】液晶装置の第2実施形態におけるデータ線、走査線、画素電極、遮光膜等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図である。

【図10】液晶装置の第3実施形態におけるデータ線、走査線、画素電極、遮光膜等が形成されたTFTアレイ基板の相隣接する複数の画素群の平面図である。

【図11】液晶装置の各実施の形態におけるTFTアレイ基板をその上に形成された各構成要素と共に対向基板の側から見た平面図である。

30 【図12】図13のH-H'断面図である。

【図13】液晶装置を用いた電子機器の一例である投射型表示装置の構成図である。

【符号の説明】

1 a…半導体層

1 a'…チャネル領域

1 b…低濃度ソース領域（ソース側LDD領域）

1 c…低濃度ドレイン領域（ドレイン側LDD領域）

1 d…高濃度ソース領域

1 e…高濃度ドレイン領域

40 1 f…第1蓄積容量電極

2…ゲート絶縁膜

3 a…走査線（ゲート電極）

3 b…容量線（第2蓄積容量電極）

4…第2層間絶縁膜

5…コンタクトホール

6 a…データ線（ソース電極）

7…第3層間絶縁膜

8…コンタクトホール

9 a…画素電極

50 1 0…TFTアレイ基板

31

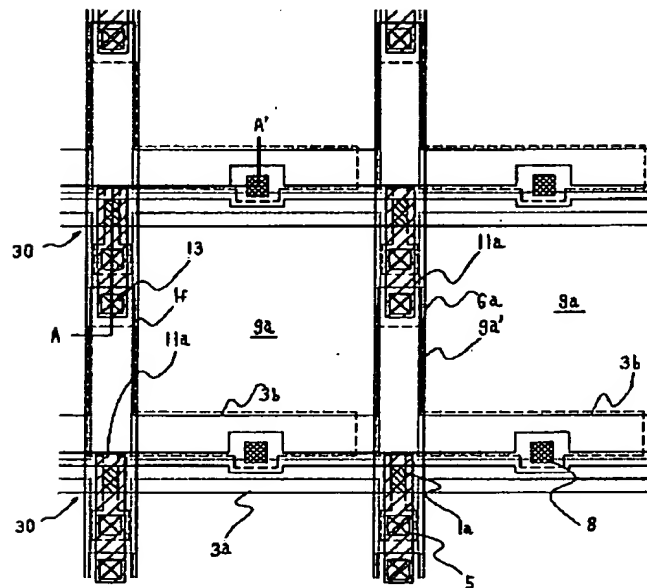
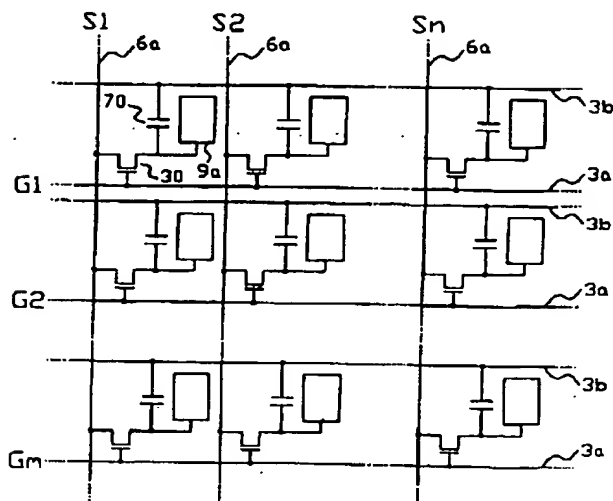
32

11a、11a'…第1遮光膜
 12…第1層間絶縁膜
 13、13'…コンタクトホール
 16…配向膜
 20…対向基板
 21…対向電極
 22…配向膜
 23…第2遮光膜
 30…画素スイッチング用TFT

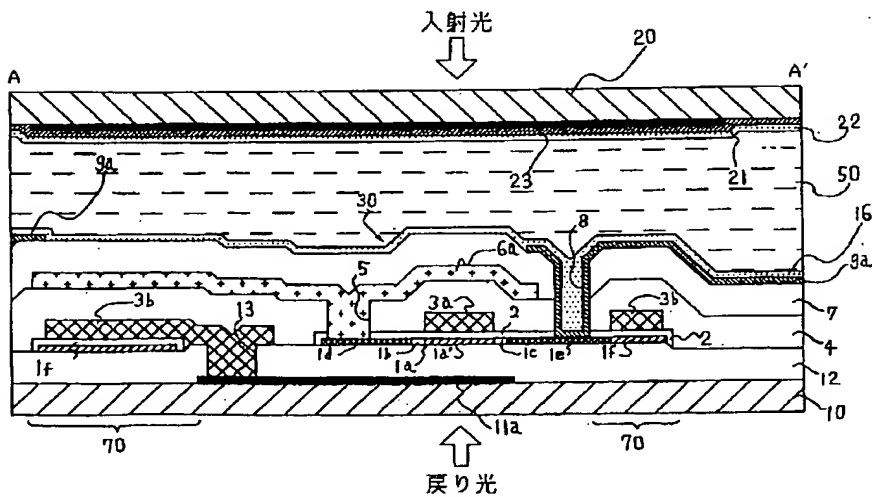
50…液晶層
 52…シール材
 53…第3遮光膜
 70…蓄積容量
 101…データ線駆動回路
 104…走査線駆動回路
 201…プリチャージ回路
 301…サンプリング回路

【図1】

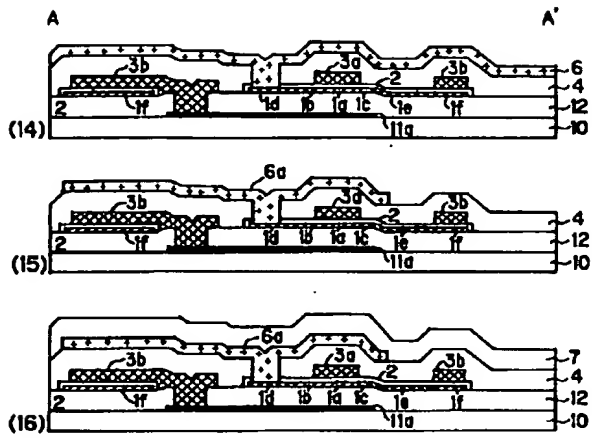
【図2】



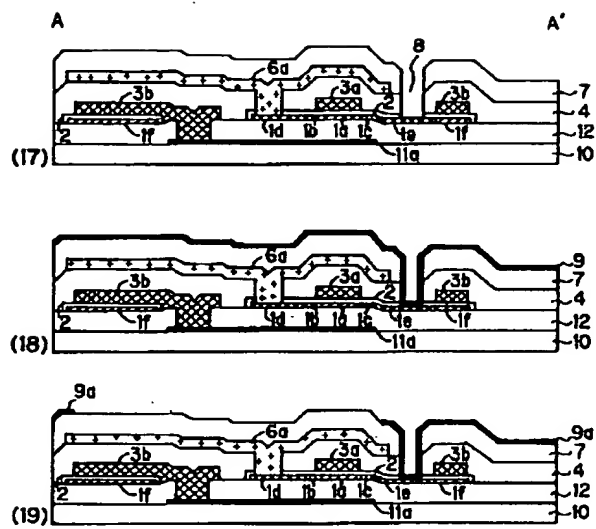
【図3】



【図 7】

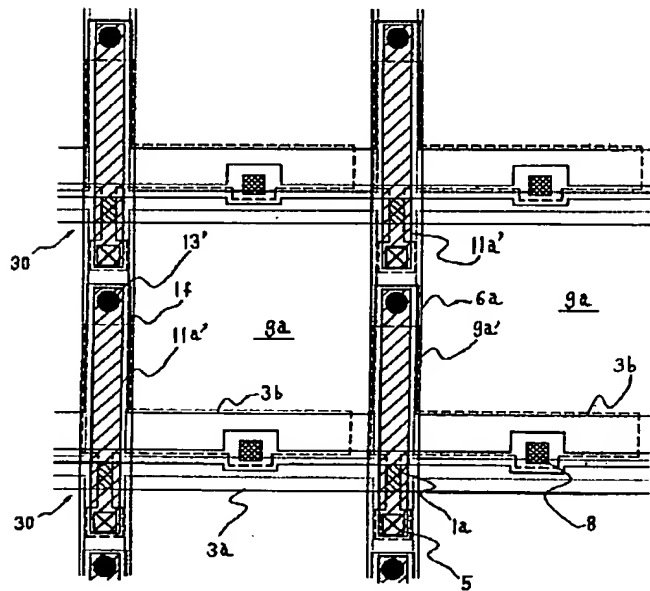
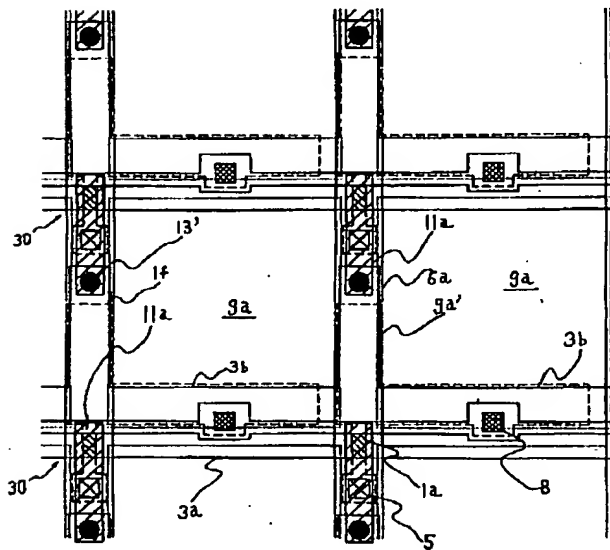


【図 8】

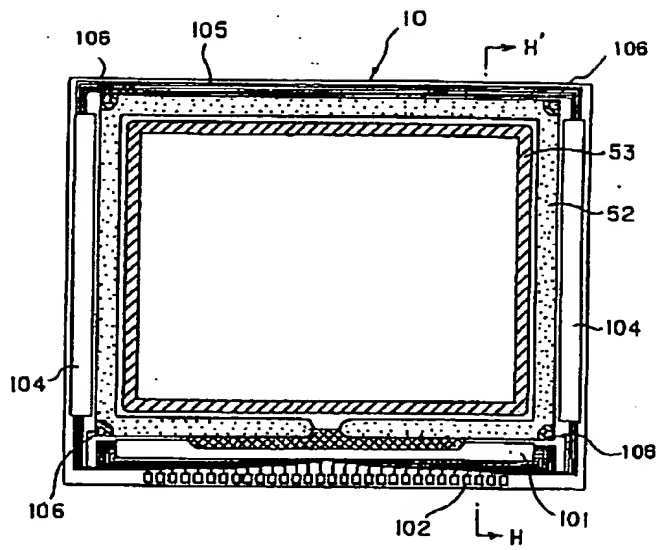


【図 10】

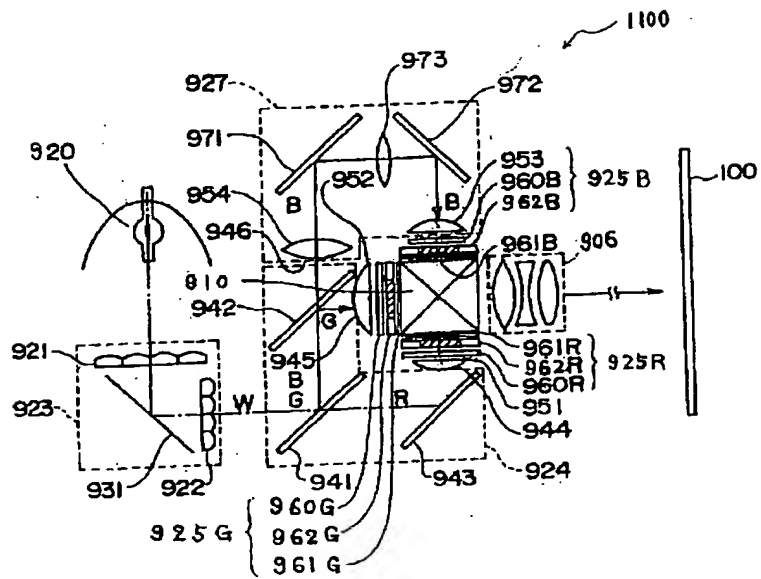
【図 9】



【図 11】



【図 13】



フロントページの続き

F ターム(参考) 2H092 GA60 JA25 JA29 JA33 JA35
JA36 JA38 JA39 JA42 JA43
JA44 JA46 JA47 JB02 JB13
JB23 JB27 JB32 JB33 JB36
JB38 JB52 JB54 JB57 JB63
JB69 KA04 KA07 KA12 KA16
KA18 KB05 KB14 KB23 KB24
MA05 MA08 MA14 MA15 MA16
MA18 MA19 MA20 MA24 MA27
MA29 MA31 MA34 MA35 MA37
MA41 NA01 NA13 NA27 NA29
PA06 PA08 PA09 RA05

This Page is inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLORED OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REPERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images
problems checked, please do not report the
problems to the IFW Image Problem Mailbox**